

CODE: S5U1R72V17F0300

S1R72V17 QFP EVA BOARD RoHS

Technical Manual

Table of Contents

1. Geneal.....	3
2. Jumper Connection	3
3. Circuit surrounding the USB	4
4. CN4 for CPU Interface	5
5. External power supply.....	5
6. Notes.....	5

Revision History

Rev.	CHANGE DOCUMENT	DATE	DRAWN
1.00	First edition created.	2006/09/12	satake

1. Geneal

本ボードは、CPU I/F 用コネクタを介して S1R72V17 を CPU と接続して評価する事を目的としたものです。その取り扱いについて記述しています。

This board is for evaluation of S1R72V17 by connecting to CPU via the connector for CPU interface.
This document describes about it.

2. Jumper Connection

ボード上のジャンパー設定は、以下の通りです。*印はデフォルト設定です。
Jumper setting on this board is shown as below. * means the default setting.

No.	Contents	Setting (* means the default)		
CN2	Supply +3.3V from this board to CPU board	*	1-2:	Supplied (Note1)
			2-3:	not Supplied
CN3	Supply +5V from this board to CPU board	*	1-2:	Supplied
			2-3:	not Supplied
JP3	CPU I/F level	*	1-2:	+3.3V (Note2)
			1-3:	+1.8V
JP8~12	Power supply to the LSI	*	Short	Short always
			Open	Prohibited
JP15	1 Port Mode (CN5) Setting		Short	CN5 as Device and Host
		*	Open	CN5 as Device, CN6 as Host
JP16	Location of 122uF for VBUS supply as Host	*	1-2:	Output side of VBUS switch IC
			1-3:	Input side of VBUS switch IC
JP17	MAX8586 function select	*	1-2:	Refer to the MAX8586 spec.
			1-3:	Refer to the MAX8586 spec.
JP18	Dis-Charge resister of 122uF for VBUS supply as Host	*	Short	With Dis-Charge resister
			Open	Without Dis-Charge resister

(Note 1) レギュレータの能力上、この+3.3V は基本的に使用しないで下さい。

(Note 2) CPU I/F レベルが 1.8V でもなく、また 3.3V でもなく、その間の電圧の場合は、
1-2、1-3 共にオープンにして、1 ピンへその電圧を供給して下さい。

(Note 1) Don't use this +3.3V because of the ability of the regulator.

(Note 2) If the CPU I/F level is a value between 1.8V and 3.3V,
please open both 1-2 and 1-3, then supply the voltage level to the 1-pin.

3. Circuit surrounding the USB

本ボードには、以下の 2 つの USB コネクタが実装されています。

- ・ CN5 (USB Mini B) デバイス機能用
- ・ CN6 (USB Standard A) ホスト機能用

これらコネクタの DP/DM 端子は、評価の便宜上、共に本 IC の DP/DM ピンに接続されていますが、このような回路を推奨はしていません。それは、このような部品実装、及び配線パターンは、インピーダンス整合を乱して信号品質を落とし、結果として通信傷害を引き起こす要因となり得るからです。詳細は、「S1R72V シリーズ向け USB2.0 Hi-Speed 用 PCB 設計ガイドライン」をご覧ください。

これらの理由により、USB 周辺回路に Jumper を設けており、評価目的に応じて、これら Jumper を適切に設定した上でご使用願います。

Case A : CN5 をデバイス用、CN6 をホスト用として使う場合

Case B : CN5 をデバイス/ホスト、兼用とする場合

(注意) CN5 は、Mini B タイプであるため、USB 規格の観点からは、デバイス用としてしか使用できませんのでご注意ください。

This board has two USB Connectors.

- * CN5 (USB Mini B) for Device function
- * CN6 (USB Standard A) for Host function

Though these receptacle's DP/DM pins are connected to this IC's DP/DM pin to evaluate easily, it's not recommended. Because it may break impedance matching and make signal quality worse, and cause communication error as a result.

Please refer our "PDB Design Guidelines for S1R72V series USB 2.0 High-Speed Devices" in detail.

For this reason, jumper is prepared surrounding the USB circuit.

Please set these jumpers properly in accordance with your evaluation purpose.

Case A: When you use CN5 for Device, CN6 for Host.

Case B: When you use CN5 for both Device and Host.

(Note) CN5 is type of Mini B receptacle, so you have to use it only for Device from the USB standard point of view.

	Case A	Case B
JP15	OPEN	Connect
JP16	Connect 1-2	Connect 1-3
JP18	Connect	OPEN
R9, R10	Mount	No Mount

4. CN4 for CPU Interface

CN4 を介して S1R72V17 と CPU を接続して下さい。ピンアサインは、別資料の回路図で確認して下さい。コネクタ CN4 とその対向する適合コネクタ（付属品）は、下に示す通りです。

You can connect S1R72V17 to the CPU via CN4. Please see the schematic and make sure the Pin assign. CN4 and the opposite side onnector parts name is the following.

CN4 : NDP100-002-BF / Yamaichi Electronics
Opposite side : NDS100-002-BF / Yamaichi Electronics

5. External power supply

本ボードへの電源は、以下の通り供給して下さい。
Please supply the power to this board as below.

CN7

1pin	+5V
2pin	0V
3pin	N.C.
4pin	N.C.

6. Notes

CLKIN 端子へクロック入力を行う場合は、以下の処置が必要です。

- CRU1 を実装する。
- C2、C3、R4、R18 を取り除く。
- XI 端子を GND ヘジャンパー接続し、XO 端子はオープンとする。

CLKIN への入力振幅は、JP3 で選択した CPU I/F Level と同じ電圧とする必要がありますが、本ボードにおいては、CRU1 への電源の関係上、1.8V となりますので、ご注意ください。

When you input the clock signal to the CLKIN pin, you must do the followings.

- Mount the CRU1.
- Remove C2, C3, R4 and R18.
- Connect XI pin to the GND using wire, and leave XO pin open.

Input level to the CLKIN pin must be the same value as CPU I/F level set by JP3, but please note that it is 1.8V on this board because of the power supply to the CRU1.